



Semnan University

Journal of Modeling in Engineering

Journal homepage: <https://modelling.semnan.ac.ir/>

ISSN: 2783-2538



Research Article

Design and Optimization of a Solid-State Fault Current Limiter for Improving Stability and Power Quality: A Case Study of Ilam Gas Refinery

Saeed Danyali ^{a,*}, Osameh Bozorgzadeh^a, Amirreza Azizi ^{a,b} and Mohammadamin Shirkhani ^a

^a Department of Electrical Engineering, Ilam University, Ilam, Iran; s.danyali@ilam.ac.ir; O_bozorgzadeh@yahoo.com; ma.shirkhani@ilam.ac.ir

^b Department of Electrical Engineering, Shahed University, Tehran, Iran; amirreza.azizi@shahed.ac.ir

PAPER INFO

Paper history:

Received:

Revised:

Accepted:

Keywords:

Fault Current Limiter (FCL);
Solid-State Fault Current Limiter (SSFCL);
Short-Circuit Current Management;

ABSTRACT

This paper investigates the optimal design of a solid-state fault current limiter (SSFCL) for controlling short-circuit currents in industrial power networks. The rapid increase of fault currents in power networks, due to the development of distributed generation sources and the growth of load demand, can cause severe damage to equipment. Therefore, the use of SSFCLs, which have a negligible impact under normal conditions and provide rapid limiting action during faults, has become increasingly important. In this study, a proposed topology based on the use of semiconductor switches (IGBT/SGTO) along with an intelligent control unit has been designed and simulated. Simulations were performed using PSCAD/EMTDC software under various scenarios (connection to the bus, after the transformer, and the presence of distributed generation sources), and the results demonstrate a significant improvement in network stability and a reduction in energy losses. The findings of this study can serve as a basis for improving protection systems in refineries and other energy industries.

DOI: <https://doi.org/10.22075/jme.2024.31282.2495>

© 2024 Published by Semnan University Press.

This is an open access article under the CC-BY 4.0 license. (<https://creativecommons.org/licenses/by/4.0/>)

* Corresponding author.

E-mail address: email of corresponding author

How to cite this article:

طراحی و بهینه‌سازی محدودکننده جریان خطای حالت جامد برای بهبود پایداری و کیفیت توان: مطالعه موردی پالایشگاه گاز ایلام

سعید دانیالی^{۱*}، اسامه بزرگ‌زاده^۱، امیررضا عزیزی^۲ و محمدامین شیرخانی^۱

اطلاعات مقاله	چکیده
دریافت مقاله:	این مقاله به بررسی طراحی بهینه یک محدود کننده جریان خطای حالت جامد (SSFCL) جهت کنترل جریان‌های اتصال کوتاه در شبکه‌های برق صنعتی می‌پردازد. افزایش سریع جریان‌های خطا در شبکه‌های برق به علت توسعه منابع تولید پراکنده و رشد تقاضای بار، می‌تواند موجب آسیب جدی به تجهیزات شود؛ از این رو، استفاده از SSFCL که در شرایط نرمال تأثیر ناچیز و در زمان خطا عمل محدودسازی سریعی دارد، اهمیت فراوانی پیدا کرده است. در این تحقیق، توپولوژی پیشنهادی مبتنی بر استفاده از سوئیچ‌های نیمه‌هادی (IGBT/SGTO) همراه با واحد کنترل هوشمند طراحی و شبیه‌سازی شده است. شبیه‌سازی‌ها با استفاده از نرم‌افزار PSCAD/EMTDC در سناریوهای مختلف (اتصال به باس، پس از ترانسفورماتور و حضور منابع تولید پراکنده) انجام شده و نتایج نشان‌دهنده بهبود قابل توجه پایداری شبکه و کاهش تلفات انرژی می‌باشد. یافته‌های حاصل از این مطالعه می‌تواند مبنایی جهت بهبود سیستم‌های حفاظتی در پالایشگاه‌ها و سایر صنایع انرژی باشد.
بازنگری مقاله:	
پذیرش مقاله:	
واژگان کلیدی:	
محدودکننده جریان خطا (FCL)،	
محدودکننده جریان خطای حالت جامد (SSFCL)،	
مدیریت جریان اتصال کوتاه.	

DOI: <https://doi.org/10.22075/jme.2024.31282.2495>

© 2024 Published by Semnan University Press.

This is an open access article under the CC-BY 4.0 license. (<https://creativecommons.org/licenses/by/4.0/>)

۱- مقدمه^۱

در سال‌های اخیر، افزایش تقاضا برای انرژی تأثیر قابل توجهی بر سیستم‌های قدرت داشته و منجر به افزایش جریان‌های اتصال کوتاه شده است که از ظرفیت قطع کلیدهای مدار (CBs) فراتر می‌رود. این وضعیت تهدیدی جدی برای ایمنی و پایداری شبکه‌های الکتریکی ایجاد می‌کند. راه‌حل‌های سنتی، مانند تغییر ساختار شبکه یا

ارتقاء سطوح سیستم قدرت، اغلب برای مدیریت جریان‌های اتصال کوتاه در نظر گرفته می‌شوند. با این حال، این رویکردها می‌توانند منجر به کاهش قابلیت اطمینان سیستم و افزایش هزینه‌های سرمایه‌گذاری شوند. علاوه بر این، در حالی که روش جداسازی شینه‌ها ممکن است ساده به نظر برسد، می‌تواند ناخواسته تلفات عملیاتی را در سیستم افزایش دهد [۱].

۲. گروه مهندسی برق، دانشگاه شاهد، تهران، ایران

* پست الکترونیک نویسنده مسئول: s.danyali@ilam.ac.ir

۱. گروه مهندسی برق، دانشگاه ایلام، ایلام، ایران

MOSFET استفاده می‌کنند، به عنوان راهکاری جایگزین و کم‌هزینه‌تر معرفی شده‌اند. این محدودکننده‌ها از طریق سوئیچینگ سریع و کنترل دقیق، جریان خطا را کاهش داده و از افزایش بیش از حد آن جلوگیری می‌کنند [۷]. مزیت اصلی این نوع محدودکننده‌ها، عدم نیاز به سیستم‌های تبرید پیچیده و قابلیت کنترل پذیری بالای آن‌ها است. مطالعات اخیر نشان می‌دهند که ترکیب محدودکننده‌های حالت جامد با المان‌های الکترومغناطیسی مانند راکتورهای اشباع شده، می‌تواند عملکرد بهتری در محدودسازی جریان خطا داشته باشد [۸]. همچنین، رویکردهای نوین به توسعه محدودکننده‌های هیبریدی پرداخته‌اند که ترکیبی از ویژگی‌های محدودکننده‌های مکانیکی، ابررسانا و نیمه‌هادی را ارائه می‌دهند. این محدودکننده‌ها می‌توانند تأخیر در عملکرد را کاهش داده و بازده بالاتری را فراهم کنند [۹].

در سال‌های اخیر، پیشرفت‌های چشمگیری در توسعه محدودکننده‌های جریان خطای مبتنی بر الکترونیک قدرت، به‌ویژه محدودکننده‌های جریان خطای حالت جامد، حاصل شده است. این نوع محدودکننده‌ها به دلیل سرعت عملکرد بالا، طراحی فشرده و عدم نیاز به سیستم برودتی، جایگزین مناسبی برای فناوری‌های سنتی محسوب می‌شوند. مطالعات متعددی در زمینه طراحی و بهینه‌سازی این محدودکننده‌ها انجام شده است. در ابتدا، از یکسوسازهای کنترل شده سیلیکونی (SCR) و تریستورهای خاموش‌شونده با گیت (GTO) استفاده شد [۱۰]. با پیشرفت فناوری‌های نیمه‌هادی قدرت، از سوئیچ‌هایی مانند تریستورهای امیتر خاموش (ETO)، ترانزیستورهای دو قطبی گیت عایق (IGBT) و تریستورهای یکپارچه با کموتاسیون گیت (IGCT) نیز بهره گرفته شد [۱۱].

محدودکننده‌های جریان خطای حالت جامد به سه دسته اصلی تقسیم می‌شوند:

نوع کلیدهای سری از سوئیچ‌های نیمه‌هادی مانند SCR، ETO و GTO استفاده می‌کنند و با تشخیص جریان بیش از حد، کلید را خاموش کرده و جریان را به مسیر امپدانس محدودکننده هدایت می‌کنند [۱۲]. چالش‌های این روش شامل تلفات کلیدزنی، نیاز به مدار اسنابر و پیچیدگی کنترلی است.

نوع پل، شامل ساختارهای دیودی یا تریستوری است که در آن‌ها راکتورهای DC یا AC نقش کلیدی دارند. جایگزینی

با افزایش منابع تولید پراکنده و بارهای حساس در شبکه‌های توزیع، پدیده جریان‌های خطای شدید به یکی از چالش‌های کلیدی در بهره‌برداری سیستم قدرت تبدیل شده است. روش‌های مختلفی برای محدودسازی جریان خطا مطرح شده‌اند، اما بسیاری از آن‌ها دارای پیچیدگی کنترلی، تجهیزات خاص یا هزینه بالا هستند. نصب محدودکننده‌های جریان خطا (FCLs) به عنوان یک جایگزین مناسب ظاهر شده است که انعطاف‌پذیری و اثربخشی بالایی را بدون اختلال در عملکرد عادی شبکه ارائه می‌دهد. طی دهه گذشته، بسیاری از کشورها اقدام به بازسازی قابل توجه شبکه‌های الکتریکی خود کرده‌اند. در موارد متعدد، محدود کردن جریان‌های خطا به سطوح ایمن برای عملکرد مطمئن کلیدهای مدار ضروری شده است [۲]. با توجه به اهمیت محدودکننده‌های جریان خطا در بهبود ایمنی و پایداری سیستم‌های قدرت، مطالعات گسترده‌ای در این زمینه انجام شده است. مقاله‌های اولیه در این حوزه عمدتاً بر روش‌های سنتی همچون تنظیم مجدد ساختار شبکه و ارتقاء سطح شبکه قدرت متمرکز بودند که هرچند موجب کاهش جریان خطا می‌شدند، اما با افزایش هزینه سرمایه‌گذاری و کاهش قابلیت اطمینان شبکه همراه بودند [۳].

از دهه ۱۹۷۰، تحقیقات بر روی طراحی و توسعه محدودکننده‌های جریان خطا آغاز شد. در ابتدا، روش‌های مبتنی بر افزایش امپدانس خط انتقال از طریق القاگرها و مقاوم‌های سری مطرح شدند که موجب محدودسازی جریان خطا می‌شدند اما در شرایط عملکرد عادی شبکه، منجر به افت ولتاژ و تلفات توان می‌گردیدند [۴].

در دهه‌های اخیر، مقاله‌ها به سمت استفاده از فناوری‌های پیشرفته‌تر مانند محدودکننده‌های جریان خطای ابررسانا (SFCLs) و محدودکننده‌های جریان خطای حالت جامد (SSFCLs) سوق یافته است. محدودکننده‌های جریان خطای ابررسانا به دلیل امپدانس تقریباً صفر در شرایط عادی و افزایش ناگهانی امپدانس در هنگام وقوع خطا، به عنوان یکی از گزینه‌های ایده‌آل مطرح شده‌اند [۵]. با این حال، هزینه بالای سیستم‌های تبرید و پیچیدگی‌های بهره‌برداری از آن‌ها، کاربرد گسترده آن‌ها را محدود کرده است [۶].

در مقابل، محدودکننده‌های جریان خطای حالت جامد که از نیمه‌هادی‌هایی مانند تریستور (Thyristor)، IGBT و

هستند. پژوهش حاضر با هدف ارائه‌ی یک توپولوژی ساده، قابل پیاده‌سازی و سریع‌العمل برای SSFCL طراحی شده که ضمن حفظ عملکرد مؤثر در شرایط پیچیده شبکه، از اجزای صنعتی رایج و کنترل محلی مستقل بهره می‌برد.

در این مقاله، طراحی بهینه محدودکننده جریان خطای حالت جامد برای پالایشگاه گاز استان ایلام بررسی شده است. این پالایشگاه‌ها به دلیل نیاز به تداوم عملکرد بدون وقفه، مستلزم راهکارهای حفاظتی مؤثر هستند. هدف، ارائه طراحی بهینه‌ای است که علاوه بر کاهش جریان خطا در کمترین زمان ممکن (کمتر از نیم سیکل)، قابلیت انطباق با سیستم حفاظتی موجود را داشته باشد. شبیه‌سازی این محدودکننده در نرم‌افزار PSCAD/EMTDC انجام شده و رفتار گذرا، دینامیکی و پایدار آن در شبکه پالایشگاه تحلیل گردیده است. نتایج این مقاله می‌تواند به عنوان راهکاری مؤثر برای افزایش قابلیت اطمینان و ایمنی شبکه‌های صنعتی و پالایشگاهی مورد استفاده قرار گیرد.

این مقاله شامل بخش‌های مختلفی است که هر یک به جنبه‌ای از پژوهش پرداخته‌اند. در مقدمه، به ضرورت استفاده از محدودکننده‌های جریان خطا و چالش‌های موجود در شبکه‌های صنعتی پرداخته شده است. مروری بر مطالعات پیشین نشان‌دهنده‌ی روند تکامل فناوری‌های محدودکننده جریان خطا و مقایسه روش‌های مختلف است. در بخش روش‌شناسی، ساختار پیشنهادی SSFCL با جزئیات توضیح داده شده و الگوریتم کنترلی آن معرفی گردیده است. سپس در بخش شبیه‌سازی و نتایج، عملکرد محدودکننده در چهار سناریوی مختلف بررسی و مقایسه شده است. در نتیجه‌گیری و پیشنهادات، دستاوردهای کلیدی تحقیق مرور شده و پیشنهادهایی برای تحقیقات آینده ارائه گردیده است. این مقاله در بخش‌های زیر تنظیم شده است: در بخش ۱ مقدمه و مرور ادبیات؛ در بخش ۲ روش‌شناسی و طراحی توپولوژی SSFCL؛ در بخش ۳ جزئیات الگوریتم کنترلی؛ در بخش ۴ شبیه‌سازی و نتایج؛ و در بخش ۵ نتیجه‌گیری و پیشنهادات.

۲- طراحی توپولوژی محدود کننده جریان خطای حالت جامد (SSFCL)

شکل ۱، توپولوژی پیشنهادی این مقاله را نشان می‌دهد که مشابه محدودکننده‌های پل دیودی استاندارد است اما با

دیودها با سوئیچ‌های کنترل‌شده نظیر SCR و IGCT موجب بهبود عملکرد می‌شود [۱۳]. یکی از چالش‌های اصلی این روش، تلفات حرارتی و نیاز به سیستم‌های تبرید پیشرفته است [۱۴].

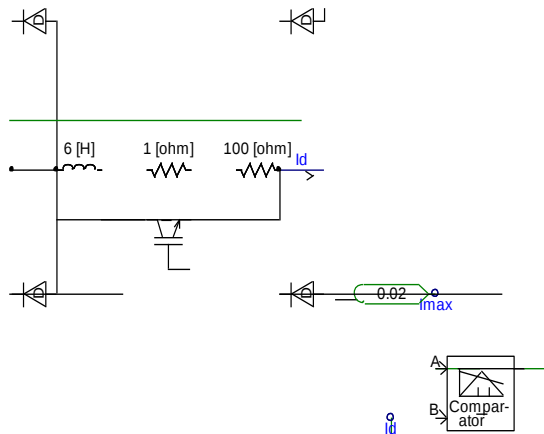
نوع رزونانسی، مبتنی بر مدار LC است که در شرایط عادی امپدانس پایین دارد و در هنگام خطا، با خروج از حالت تشدید، امپدانس افزایش می‌یابد. این روش با وجود کاهش تلفات در شرایط عادی، با چالش‌هایی نظیر تنش‌های ولتاژی و جریان بالا و نیاز به بانک‌های خازنی مواجه است [۱۵-۱۶].

در سال‌های اخیر، مطالعات گسترده‌ای با هدف بهبود عملکرد محدودکننده‌های جریان خطا (FCL) در شبکه‌های قدرت انجام شده‌اند. بخشی از این پژوهش‌ها بر بهینه‌سازی ساختار مدار تمرکز داشته‌اند؛ از جمله استفاده از پل یکسوساز ایزوله‌شده با ترانسفورماتور برای مدیریت بهتر انرژی ذخیره‌شده در راکتورها [۱۷]، و همچنین ترکیب مدارهای FCL با ابرساناها به منظور کاهش تلفات و افزایش قابلیت اطمینان [۱۸ و ۱۹]. در رویکردی دیگر، به‌کارگیری راکتورهای اشباع‌شونده برای تولید امپدانس متغیر در لحظه وقوع خطا مورد توجه قرار گرفته و ساختارهایی بر اساس ترکیب مقاومت‌های DC با پل‌های دیودی پیشنهاد شده‌اند که با تنظیم دقیق اجزای مدار و نحوه کلیدزنی، توانایی مؤثری در کاهش جریان خطا دارند [۲۰ و ۲۱].

از منظر بهره‌برداری، پژوهش‌ها نشان داده‌اند که مکان‌یابی بهینه SSFCL نقش مهمی در کاهش تلفات و بهبود پایداری ولتاژ ایفا می‌کند. نصب این تجهیزات در نقاطی مانند فیدرهای ورودی، شین‌های اصلی و کولپینگ‌های بین‌شبکه‌ای موجب کنترل مؤثر جریان‌های خطا و افزایش پایداری سیستم شده است [۲۲].

همچنین، در شبکه‌های دارای منابع تولید پراکنده (DG)، محدودکننده‌های جریان خطا به‌عنوان راهکاری مناسب برای مقابله با افزایش سطح اتصال کوتاه شناخته شده‌اند [۲۳]. کاربرد این تجهیزات در سیستم‌های کمکی نیروگاه‌ها، کولپینگ شین‌ها و خطوط انتقال نیز با هدف افزایش قابلیت اطمینان و کاهش هزینه‌های بهره‌برداری گزارش شده است [۲۴].

با وجود این پیشرفت‌ها، اغلب ساختارهای پیشنهادی دارای پیچیدگی کنترلی، نیاز به تجهیزات خاص یا هزینه‌های بالا



شکل ۱- توپولوژی بهینه شده پیشنهادی محدودکننده جریان خطای حالت جامد

برای نشان دادن موقعیت ساختار پیشنهادی نسبت به ساختارهای رایج در منابع، جدول زیر مقایسه‌ای از مهم‌ترین ویژگی‌ها و مزایا/معایب ساختار SSFCL ارائه شده در این مقاله با دو ساختار متداول SFCL (مقاومتی و ابررسانا) [۱] و [۲] را ارائه می‌دهد. همان‌طور که مشاهده می‌شود، ساختار پیشنهادی ضمن حفظ سادگی و امکان پیاده‌سازی صنعتی، عملکرد دینامیکی بسیار خوبی در محدودسازی جریان خطا و کاهش تلفات نرمال ارائه می‌دهد.

اضافه شدن سوئیچ IGBT بای پس‌کننده، عملکرد بهتری ارائه می‌دهد. این ساختار، ضمن حفظ مزایای محدودکننده‌های پل دیودی، بر معایب آن‌ها غلبه می‌کند. در حالت عملکرد عادی شبکه، راکتور و مقاومت R توسط سوئیچ IGBT بای پس می‌شوند؛ بنابراین، برخلاف محدودکننده‌های پل دیودی مرسوم، جریان از راکتور عبور نمی‌کند. این ویژگی موجب کاهش تلفات توان و اعوجاج هارمونیک در شرایط عادی می‌شود.

در هنگام وقوع خطا، اگر جریان از مقدار آستانه مشخص شده فراتر رود، واحد کنترل خطا را تشخیص داده و سوئیچ IGBT خاموش می‌شود. در این شرایط، امپدانس محدودکننده شامل راکتور و مقاومت R وارد مدار می‌شود. این فرآیند باعث شارژ تدریجی راکتور شده و نرخ افزایش جریان خطا را محدود می‌کند. پس از تکمیل شارژ راکتور، حالت گذرا پایان یافته و وضعیت پایدار آغاز می‌شود. در این مرحله، مقاومت R همچنان به محدودسازی جریان خطا کمک می‌کند. ویژگی مهم این ساختار این است که جریان اولیه راکتور هنگام وقوع خطا صفر است، در حالی که در محدودکننده‌های پل دیودی مجهز به IGBT، راکتور از پیش شارژ شده است. این تفاوت، توانایی محدودسازی مؤثرتر جریان خطا را در طراحی پیشنهادی افزایش می‌دهد.

جدول ۱. مقایسه ساختار پیشنهادی با ساختارهای موجود

ویژگی‌ها / ساختارها	SSFCL پیشنهادی	SFCL مقاومتی [۱۵]	SFCL ابررسانا [۱۸] (HTS)
نوع کنترل	دیجیتال، مستقل، مبتنی بر جریان	غیرفعال / مقاومتی ساده	وابسته به دما / حالت گذار فیزیکی
زمان پاسخ به خطا	بسیار سریع (کمتر از نیم سیکل)	متوسط (یک سیکل یا بیشتر)	سریع (در حد میلی ثانیه)
حالت عملکرد در شرایط نرمال	تقریباً غیرفعال، تلفات بسیار ناچیز	افت ولتاژ دائمی به دلیل مقاومت سری	تلفات کم، ولی نیاز به خنک‌سازی دائمی

پیچیدگی ساختار و کنترل	پایین (فقط یک سنسور جریان و PWM)	بسیار ساده	بسیار پیچیده، نیازمند تجهیزات برودتی
هزینه پیاده سازی	متوسط، با اجزای استاندارد صنعتی	پایین	بسیار بالا به دلیل مواد خاص
قابلیت پیاده سازی در شبکه سنتی	بالا، قابل نصب به صورت سری و مستقل	بالا	پایین، نیازمند اصلاحات گسترده در شبکه
قابلیت اطمینان و نگهداری	بالا، قطعات صنعتی با دسترسی بالا	بالا	پایین، نیاز به نگهداری تخصصی

نوآوری کلیدی این مقاله در ارائه یک ساختار ساده و مستقل برای SSFCL است که با استفاده از یک پل سوئیچینگ تک فاز، یک راکتور سری، و یک کنترل کننده با تصمیم گیری محلی بر اساس جریان عبوری عمل می کند. در مقایسه با ساختارهای رایج، طراحی پیشنهادی نیاز به هیچ گونه هماهنگی مرکزی، خنک کننده خاص، یا الگوریتم کنترلی پیچیده ندارد و می تواند با هزینه و پیچیدگی بسیار کمتر، عملکرد سریع و قابل اطمینانی ارائه دهد.

۲-۱- کنترل جریان خطا در SSFCL

اپراتور مقدار جریان آستانه (i_{th}) را تعریف می کند که هرگونه جریان بالاتر از آن مقدار به عنوان جریان خطا برای سیستم کنترلی در مدار شناسایی می شود. بعبارت بهتر جریان آستانه باید با توجه به جریان نامی سیستم قدرت که SSFCL در آن نصب شده است، تعریف شود. همچنین پارامتر دیگری نیز که توسط اپراتور شبکه تعیین می گردد،

i_{REF} یا همان جریان مرجع است که بیانگر مقدار جریان محدود شده در طی حالت خطا است. اندازه جریان مرجع بایستی در محدوده ای تعیین شود که عملکرد ایمن سیستم را از نظر عایقی تجهیزات تضمین نماید. به طور کلی اپراتور در این مقاله، به شرکت طرف قرارداد یا فرد و یا افرادی که مسئولیت بهره برداری از شبکه برق پالایشگاه گاز ایلام را دارند و محدود کننده پیشنهادی در پست برق آنجا، نصب شده است، اطلاق می گردد. شکل ۲ فلوچارت واحد کنترلی را نشان می دهد. الگوریتم واحد کنترل بدین صورت تعریف شده که به طور دائم جریان i_{BR} که همان شاخه داخلی پل

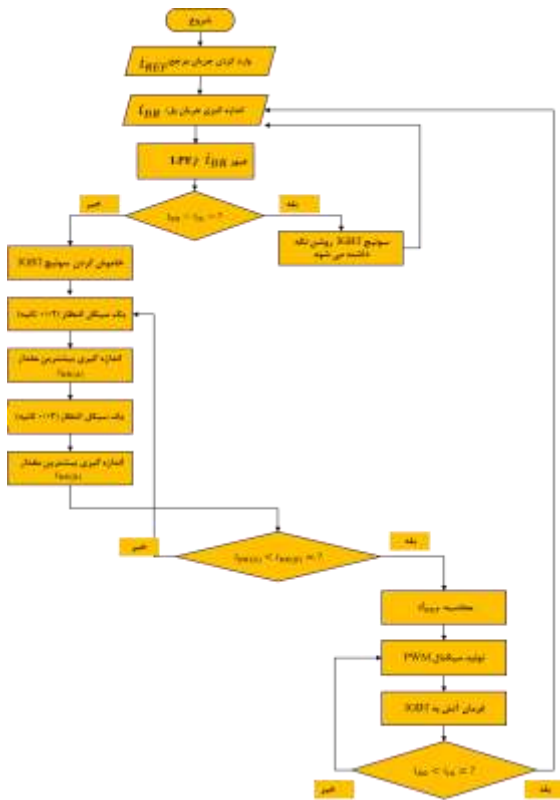
SSFCL پیشنهادی است را اندازه گیری می کند. این جریان از فیلتر LPF که برای جلوگیری از نویز در فرکانسهای بالای شبکه که ممکن است در حین اندازه گیری جریان وجود داشته باشد، عبور می کند. سپس واحد

کنترل جریان آستانه i_{th} را با i_{BR} مقایسه کرده و تا مادامیکه جریان شاخه پل SSFCL از جریان آستانه کمتر باشد، در وضعیت عملکرد نرمال قرار داریم. متناظر با فعالیت در حالت عادی شبکه، کلید IGBT روشن نگه داشته می شود تا راکتور محدود کننده و مقاومت، دور زده شوند و

همچنان بای پس، باقی می ماند. هنگامیکه i_{BR} از جریان آستانه فراتر رود، واحد کنترل جریان خطا را تشخیص داده و دستور تغییر وضعیت به حالت خطا را به مدار می دهد. در پی آن، کلید IGBT خاموش می شود و امپدانس محدود کننده که متشکل از راکتور و مقاومت است، متصل می شوند. واحد کنترلی، IGBT را تا زمان شارژ کامل راکتور، خاموش نگه می دارد. به طور معمول شارژ راکتور چندین چرخه اصلی طول می کشد که به عنوان حالت گذرا در این مقاله نام برده می شود. هنگامیکه راکتور به طور کامل شارژ شود، SSFCL وارد حالت پایدار و مانا می گردد.

زمان شارژ کامل راکتور توسط واحد کنترل، با نمونه گیری لحظه ای از مقادیر i_{BR} در طی هر سیکل اصلی و مقایسه مقدار جدید با عدد قبلی، بدست می آید. چنانچه $i_{BR(B)}$ مساوی یا کمتر از عدد قبلی اندازه گیری شده باشد ($i_{BR(A)}$)، نشان می دهد که راکتور به طور کامل شارژ

• بعد از شارژ (حالت ماندگار)



شکل ۲- فلوچارت عملکرد الگوریتم واحد کنترل

۲-۳- SSFCL در وضعیت شارژ

نویسندگان با توجه به شکل ۳، هنگامیکه امپدانس محدود کننده در مدار خطا وارد می گردد، راکتور از طریق جفت دیودهای مربوطه شارژ می شود (D_1 و D_3 برای نیم سیکل مثبت، D_2 و D_4 در نیم سیکل منفی). در طول مدت زمان شارژ، امپدانس کل مدار خطا از امپدانس های خط، راکتور و امپدانس اتصال کوتاه که به صورت موازی با امپدانس بار است، تشکیل شده است. بنابراین امپدانس کل مدار خطا از رابطه زیر بدست می آید:

$$Z_{Fch} = Z_{Line} + jX_{LDC} + Z_L \quad Z_F = R_{Fch} + jX_{Fch} = |Z_{Fch}| \angle \theta_{Fch} \quad (2)$$

که در رابطه فوق R و X ، امپدانس مدار خطا هستند. به عبارت بهتر امپدانس مدار خطا و زاویه آن از روابط ذیل محاسبه می شوند:

$$|Z_{Fch}| = \sqrt{R_{Fch}^2 + X_{Fch}^2} \quad (3)$$

شده و حالت گذرا پایان یافته است. در این حالت جریان خطا توسط مقاومت محدود کننده R به پایین ترین مقدار ممکن تعریف شده می رسد. شایان ذکر است که جریان مرجع i_{REF} مساوی یا بیشتر از جریان انتهایی حالت گذرا است. برای تنظیم جریان محدود شده به مقدار تعریف شده توسط i_{REF} ، سوئیچ IGBT می بایست توسط سیگنال مدولاسیون پهنای پالس PWM و دیوتی سایکل مناسب که به صورت ذیل تعریف می شود، کار کند.

$$d_{REF} = \frac{i_{BR-ss}}{i_{REF}} \quad (1)$$

که در آن i_{BR-ss} مقدار جریان خطای محدود شده در پایان حالت گذرا می باشد. سیگنال تولید شده PWM تا زمان اتمام خطا به سوئیچ IGBT اعمال می شود. به طوریکه جریان پل SSFCL از جریان آستانه کمتر شود (i_{th}).

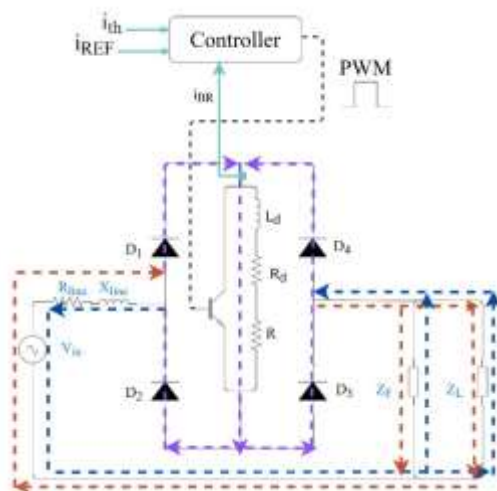
مقدار جریان آستانه (i_{th}) و جریان مرجع (i_{REF}) در این مطالعه توسط اپراتور سیستم تعیین می شوند. با توجه به جریان نامی شبکه ای که SSFCL در آن نصب می شود انتخاب می گردد، به طوری که جریان های فراتر از آن به عنوان جریان خطا تلقی می شوند. نیز نمایانگر مقدار جریان محدوده شده در حالت خطا بوده و باید در محدوده ای قرار گیرد که ایمنی تجهیزات را از نظر عایقی تضمین کند. این دو پارامتر کلیدی، به الگوریتم کنترل اجازه می دهند تا در شرایط مختلف شبکه، عملکرد دقیق و قابل تنظیمی داشته باشد. در حالت گذرای اولیه پس از وقوع خطا، سوئیچ IGBT خاموش شده و راکتور و مقاومت محدود کننده به مدار وارد می شوند. راکتور باعث افزایش امپدانس لحظه ای مدار و محدودسازی نرخ رشد جریان می شود، در حالی که مقاومت با جذب انرژی و کاهش جریان، عملکرد سیستم را در برابر آسیب های ناشی از جریان بالا ایمن می کند.

۲-۲- تحلیل عملکرد SSFCL پیشنهادی

در طول مدت دوره رخداد خطا، SSFCL پیشنهادی در دو وضعیت کاری عمل می کند که هر دوی این حالات، در هر دو نیم سیکل مثبت و منفی شبکه وجود دارند [۲۵]:

- شارژ (حالت گذرا)

در طول حالت شارژ، راکتور تا حداکثر پیک جریان سینوسی شارژ می شود که در نتیجه آن، جریان کاهش می یابد. بنابراین قطب های دو سر راکتور معکوس شده و هنگامیکه ولتاژ راکتور از V_{DF} بالاتر شود، جفت دیودهای باقیمانده که در حالت خاموش به سر می بردند، روشن می شوند. لذا هر چهار دیود در وضعیت هدایت خواهند بود که منتهی به آغاز وضعیت بعد از شارژ می شود. همانطور که در شکل ۴ نمایش داده شده، راکتور از طریق چهار دیود دشارژ می شود.



شکل ۴- عملکرد SSFCL پیشنهادی در حالت شارژ

مطابق شکل فوق، به دلیل اتصال کوتاه شدن راکتور، امپدانس کل خط متفاوت از وضعیت شارژ خواهد بود. روابط ذیل را می توان برای مدکاری دشارژ در نظر گرفت:

$$Z_{FW} = Z_{Line} + Z_L \quad Z_F = R_{Fch} + jX_{Fch} = |Z_{FW}| \angle \theta_{FW} \quad (8)$$

$$|Z_{FW}| = \sqrt{R_{FW}^2 + X_{FW}^2} \quad (9)$$

$$\theta_{FW} = \arctan\left(\frac{X_{FW}}{R_{FW}}\right) \quad (10)$$

جریان های بار و راکتور توسط جریان های دیود بدین ترتیب محاسبه می شوند:

$$i_L = i_{D1} - i_{D2} = i_{D3} - i_{D4} \quad (11)$$

$$\theta_{Fch} = \arctan\left(\frac{X_{Fch}}{R_{Fch}}\right) \quad (4)$$

همچنین رابطه KVL مدار خط نیز بدین ترتیب حاصل می شود:

$$V_{in} = R_{Fch} i_{Fch} + L_{Fch} \frac{di_{Fch}}{dt} + V_{DF} \quad (5)$$

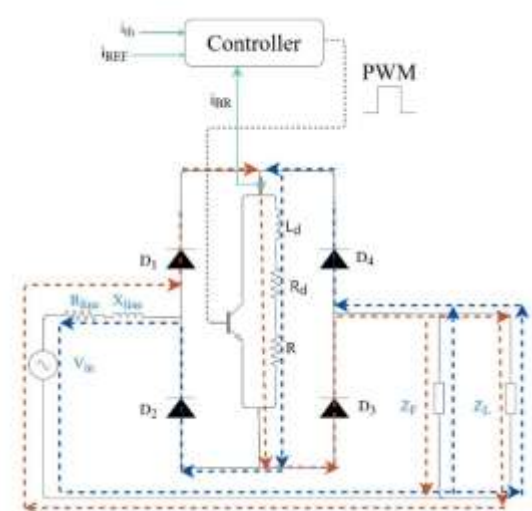
که i_{Fch} بیانگر جریان خطی شارژ و V_{DF} افت ولتاژ دیودها است. ولتاژی که خط را به صورت سینوسی تغذیه می کند مطابق رابطه زیر می باشد:

$$V_{in} = \sqrt{2} V_m \sin \omega t \quad (6)$$

جریان خط از حل معادله ۳-۵ بدست می آید:

$$i_{Fch}(t) = \frac{R_{Fch}}{|Z_{Fch}|} \left[\frac{\sqrt{2} V_m \sin(\omega t - \theta_{Fch})}{|Z_{Fch}|} + \frac{V_{DF}}{R_{Fch}} \right] + \frac{\sqrt{2} V_m \sin(\omega t - \theta_{SCch})}{|Z_{Fch}|} - \frac{V_{DF}}{R_{Fch}} \quad (7)$$

که در این رابطه i_{Fch} جریان خطی شارژ در شرایط اولیه و t_0 نیز نقطه زمانی آغاز حالت شارژ می باشند.



شکل ۳- عملکرد SSFCL پیشنهادی در حالت شارژ

۲-۴- SSFCL در وضعیت بعد از شارژ

جلوگیری از هم‌پوشانی حفاظتی و انتخاب محل نصب مناسب در مدار است.

۳- شبیه سازی

۳-۲- شماتیک SSFCL شبیه سازی شده در شبکه برق پالایشگاه با سناریوهای مختلف جانمایی

جانمایی مناسب SSFCL نقش مهمی در کاهش تلفات و بهبود پایداری ولتاژ دارد. در این مقاله، محل‌های نصب مختلف مانند سمت ثانویه ترانسفورماتور و نقاط نزدیک به باس یا DGها انتخاب شده‌اند تا عملکرد مدار در شرایط متنوع شبکه ارزیابی شود. نتایج نشان می‌دهد که نصب SSFCL در این موقعیت‌ها، ضمن محدودسازی مؤثر جریان خطا، باعث تثبیت ولتاژ و جلوگیری از افت ناگهانی در نقاط بحرانی شبکه می‌شود.

شکل ۵، شماتیک کلی محدود کننده بهینه شده در شبکه برق پالایشگاه را نمایش می‌دهد. هدف از این مقاله، بررسی کاربردی محدود کننده پیشنهاد شده در حالت رخداد خطا در پست توزیع برق 20/0.4 kv است. اطلاعات باسبارهای این شبکه مطابق جدول زیر می‌باشد.

• جدول ۱- اطلاعات پست برق پالایشگاه گاز و توان الکتریکی مورد مطالعه [۲۵]

توان الکتریکی (MVA)	ترانسفورماتور KV	باس
۱۵	۶۳/۲۰	۱
۳۰	۱۱/۲۰	۱
۱/۶	۲۰/۰.۴	۱
۰.۶۳	۲۰/۰.۴	۱
۰/۸	۲۰/۰.۴	۱
۱/۲۵	۲۰/۰.۴	۱
۲	۲۰/۰.۴	۱
۳۰	۱۱/۲۰	۲
۲	۲۰/۰.۴	۲
۱/۲۵	۲۰/۰.۴	۲

$$i_{LD} = i_{D1} + i_{D4} = i_{D2} + i_{D3}$$

(۱۲)

KVL مدار خطای حالت بعد از شارژ بدین گونه بدست می‌آید:

$$V_{in} = R_{F_{FW}} i_{F_{FW}} + L_{F_{FW}} \frac{di_{F_{FW}}}{dt} + 2V_{DF}$$

(۱۳)

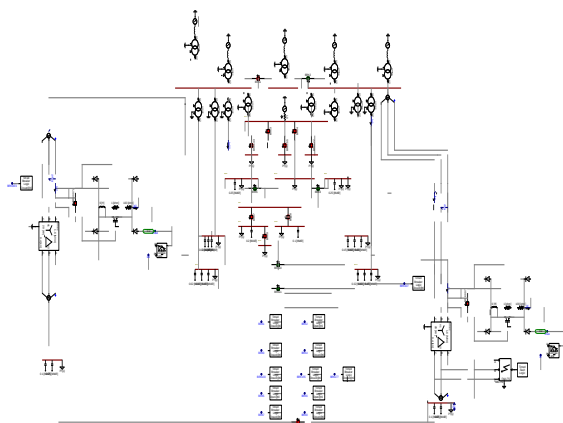
همچنین جریان خطای بعد از حالت شارژ که در آن t_1 نقطه زمانی پایان حالت شارژ و آغاز وضعیت دشارژ است از رابطه ۱۴-۳ حاصل می‌گردد:

$$i_{F_{FW}}(t) = e^{\frac{R_{F_{FW}}}{X_{F_{FW}}} (t-t_1)} \left[i_{F_{FW}}(I.C.) - \frac{\sqrt{2}V_m \sin(\omega t - \theta_{F_{FW}})}{|Z_{F_{FW}}|} + \frac{\sqrt{2}V_m \sin(\omega t - \theta_{F_{FW}})}{|Z_{F_{FW}}|} \right] \quad (14)$$

که جریان راکتور در این حالت به صورت زیر می‌باشد:

$$i_{LD}(t) = i_{F_{FW}}(t_1) - \frac{2V_{DF}}{L_D} t \quad (15)$$

مدار پیشنهادی SSFCL در این مقاله، نسبت به ساختارهای مشابه گزارش شده در ادبیات، دارای مزایایی همچون سادگی مدار، نیاز به حداقل سنسور (فقط جریان)، سرعت پاسخ سریع (کمتر از نیم سیکل)، و عملکرد مستقل بدون وابستگی به واحدهای حفاظتی دیگر است. همچنین، با توجه به اینکه در شرایط نرمال عملاً غیرفعال است، تلفات و تأثیر آن بر سیستم بسیار ناچیز است. این ویژگی‌ها، همراه با کاهش مؤثر جریان خطا در شرایط مختلف، برتری عملکردی و عملیاتی ساختار پیشنهادی را نشان می‌دهند. یکی از مزایای ساختار کنترلی مستقل SSFCL پیشنهادی که مبتنی بر اندازه لحظه‌ای جریان است، قابلیت پاسخ‌گویی به شرایط شبکه با بار بالا یا حتی خطاهای ترکیبی را دارد. همچنین، تنوع در سناریوهای شبیه‌سازی شده (از جمله حضور منابع DG) بیانگر توانایی عملکرد ساختار پیشنهادی در مواجهه با شرایط پیچیده و ناپایدار شبکه است. همچنین از آنجا که مدار SSFCL پیشنهادی تنها از یک راکتور، پل سوئیچینگ و یک کنترل کننده ساده تشکیل شده است، پیاده‌سازی آن در سیستم‌های قدرت سنتی به راحتی امکان پذیر است. عملکرد مستقل این مدار از سایر تجهیزات حفاظتی، و پاسخ سریع آن به خطا، هماهنگی با رله‌های موجود را تسهیل می‌کند. تنها ملاحظه کلیدی، تنظیم آستانه عملکرد SSFCL برای



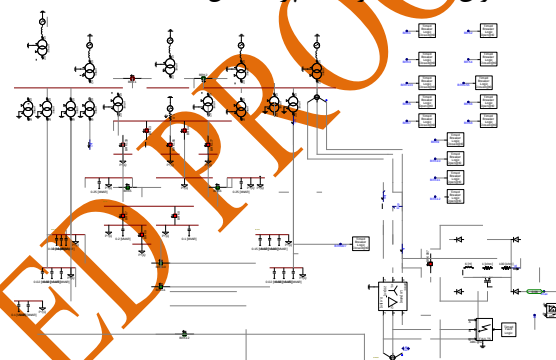
شکل ۷- سناریو سوم: بلوک دیاگرام جانمایی دو SSFCL در سیستم توزیع پالایشگاه گاز ایلام
۳-۲-۴- سناریو چهارم: اتصال به منبع تولید پراکنده ۴۰۰ ولت، ۱/۸ مگا ولت آمپر

مطابق شکل ۸ در این حالت SSFCL پیشنهادی را به سیستم توزیع ۴۰۰ ولت و منبع تولید پراکنده با قدرت ۱/۸ منتهی به باس شماره ۷ این شبکه، متصل شده است تا بر اساس نتایج مناسب ترین محل جانمایی محدود کننده حالت جامد پیشنهاد شده، به نسبت خروجی مطلوب، در شبکه برق پالایشگاه انتخاب شود.

۰/۸	۲۰/۰.۴	۲
۰/۶۳	۲۰/۰.۴	۲

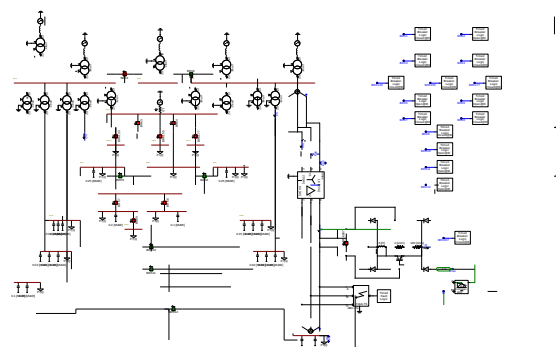
۳-۲-۱- سناریو اول: اتصال به باس ۳ پست 20/0.4 KV

در این مقاله به چهار سناریوی کلی جانمایی محدود کننده طراحی شده ی پیشنهادی در سیستم قدرت پالایشگاه گاز ایلام پرداخته شده است. مطابق سناریو اول که شماتیک آن در شکل ۵ آمده است، محدود کننده را در باس شماره ۳ خط ۲۰ کیلو ولتی و قبل از اتوترانسفورماتور 20/0.4 KV با توان ۱/۶ مگا ولت آمپر، متصل شده است.



شکل ۵- سناریو اول: شماتیک کلی شبکه برق پالایشگاه با حضور محدود کننده پیشنهادی

۳-۲-۲- سناریو دوم: اتصال به باس ۳ پست 20/0.4 KV و پس از ترانسفورماتور ۱/۶ مگا ولت آمپر



شکل ۶- سناریو دوم: بلوک دیاگرام شبکه برق پالایشگاه در باس شماره ۳ و پس از ترانسفورماتور

۳-۲-۳- سناریو سوم: اتصال به باس های ۱ و ۳ پست 20/0.4 KV به صورت همزمان

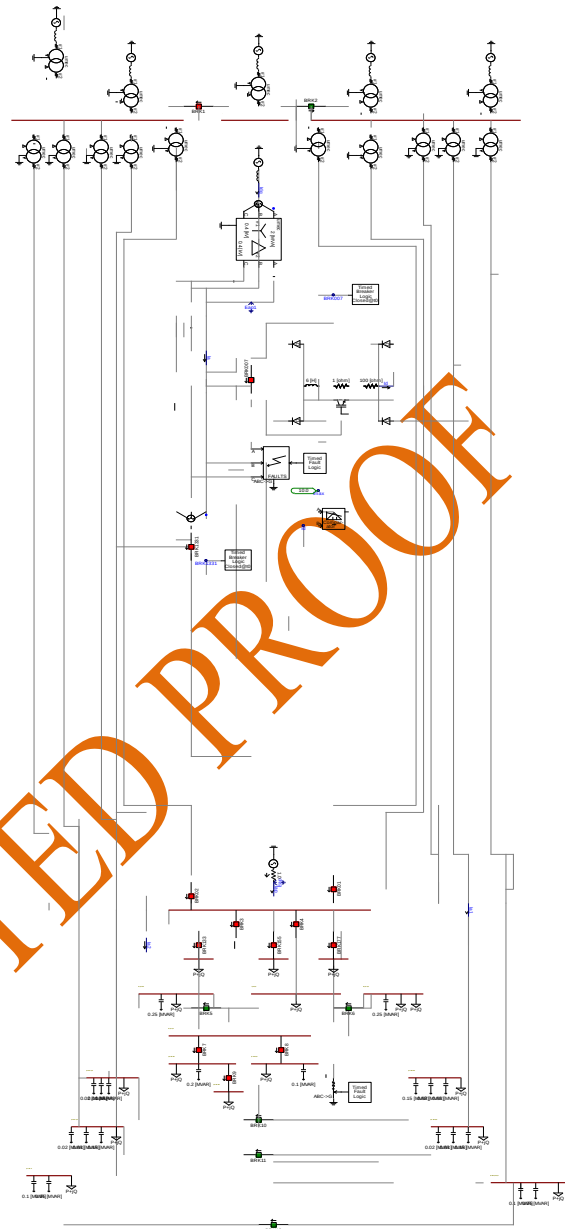
شکل ۷ جانمایی دو مدار SSFCL پیشنهاد شده به صورت دوگانه و متصل به باس های ۱ و ۳ پست توزیع برق پالایشگاه را در سیستم نمایان می کند.

۶H	راکتور L_d
1Ω	مقاومت داخلی راکتور R_d
۵۰ HZ	فرکانس کلیدزنی مدولاسیون پهنای پالس IGBT

در این بخش شبیه سازی انجام گرفته مبتنی بر چهار سناریوی احتمالی جانمایی محدود کننده جریان خطای حالت جامد با طراحی پیشنهادی، بررسی می شود. در این حالت جریان خطا در ثانیه ۰/۵ یعنی هنگامیکه اتصال کوتاه سه فاز بین بار شبکه و بریکر رخ می دهد به سیستم توزیع، اعمال می گردد و مدت زمان مطلوبی که جریان خطا توسط توپولوژی پیشنهاد شده و فرآیند کنترلی آن، جهت جلوگیری از آسیب جدی به تجهیزات سیستم قدرت، دمپ و مانع از افت ولتاژ باس می شود، مورد بررسی و بحث قرار می گیرد. در حین این بازه زمانی کوتاه مدت، محدود کننده پیشنهادی بایستی جریان خطا را مطابق توضیحات داده

شده در این مقاله کاهش دهد و راکتور L_d که در وضعیت گذرا قرار دارد، توسط جریان خطای رخ داده شارژ شود. طراحی ساختار SSFCL پیشنهادی با هدف سادگی در پیاده سازی و قابلیت استفاده در سیستم های قدرت واقعی انجام شده است. استفاده از تجهیزات رایج صنعتی مانند IGBT و میکروکنترلرهای مبتنی بر جریان و نیاز به حداقل سنسور، نشان می دهد که این ساختار با سخت افزارهای در دسترس قابل اجرا بوده و از نظر صنعتی نیز عملی و مقرون به صرفه است.

در ابتدا وضعیت شبکه در حالت عملکرد نرمال (بدون خطا) و با حضور محدود کننده پیشنهاد شده مورد بررسی قرار گرفته می شود. در این حالت مطابق شکل ۹ تا ۱۱ مشخص می شود که مطابق یکی از اهداف این مقاله، محدود کننده پیشنهادی طراحی شده، هیچ گونه اثر مزاحمی در جریان و ولتاژ شبکه ندارد. نمودارهای ولتاژ و جریان در وضعیت عملکرد عادی شبکه به صورت زیر خواهند بود. لازم به ذکر است که اگرچه تغییرات محیطی و نوسانات بار به صورت مستقل شبیه سازی نشده اند، اما با توجه به اینکه کنترل کننده پیشنهادی به صورت لحظه ای به جریان واکنش نشان می دهد و سناریوهای متنوع شبیه سازی شده شامل شرایط پیچیده شبکه هستند، می توان اطمینان داشت که



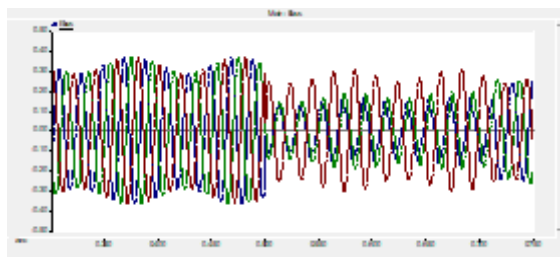
شکل ۸- سناریو چهارم: بلوک دیاگرام جانمایی SSFCL پیشنهاد شده به منبع تولید پراکنده ۱.۸ مگاوات آمپری در سیستم توزیع ۴۰۰ ولتی پالایشگاه گاز

۳-۳- نتایج شبیه سازی

در این بخش به منظور بررسی توپولوژی پیشنهاد شده، نتایج شبیه سازی ارائه و ارزیابی می شود. داده های مربوط به محدود کننده جریان خطای شبیه سازی در شبکه برق پالایشگاه گاز مطابق جدول ۲ لیست شده است.

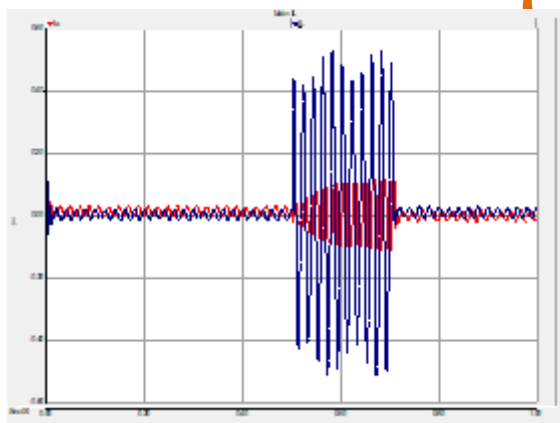
- جدول ۲- پارامترهای SSFCL شبیه سازی شده در PSCAD

مقاومت R	100Ω
----------	-------------



شکل ۱۲- ولتاژ باس در وضعیت وقوع خطا در شبکه با حضور SSFCL پیشنهاد شده (سناریو اول)

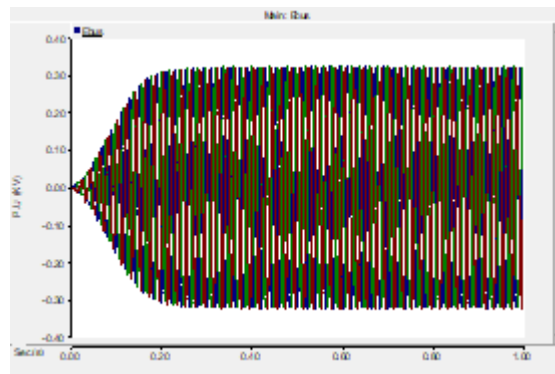
همانطور که در شکل فوق نشان داده شده است، پس از رخداد خطا و ورود محدود کننده پیشنهادی، در طول مدت زمان ۰/۲ ثانیه اثر افت ولتاژ در باس توسط محدود کننده پیشنهادی (وضعیت گذرا) رفع شده است. که بیشترین افت ولتاژ برای باس ۱ به میزان ۰/۰۹۸ پریونیت و باس شماره ۲ به مقدار ۰/۱۴ پریونیت و باس شماره ۳ به ۰/۲۴ پریونیت در ثانیه ۰/۵۲ ثبت شده است که با توجه به حضور محدود کننده در باس ۳ کمترین میزان افت ولتاژ نیز در آنجا رقم زده شده است. شکل ۱۲ بوضوح افت ولتاژ را در این بازه زمانی نمایش داده است. بعد از ۰/۷۲ ثانیه ضمن رفع خطا توسط محدود کننده، به شرایط قبلی خود باز گشته است.



شکل ۱۳- جریان خطا و تاثیر آشکار حضور SSFCL پیشنهاد شده در کنترل جریان خطا (سناریو اول)

با بررسی تشخیص به موقع اتصال کوتاه رخ داده در شبکه توسط واحد کنترلی مشاهده می شود که در این حالت همانطور که در شکل ۱۴ مشاهده می گردد، واحد کنترلی که مرتباً در حال پایش وضعیت خطا در شبکه برق پالایشگاه گاز می باشد در زمان ۰/۵ ثانیه جریان پل محدود کننده از جریان آستانه فراتر می رود که منجر به تشخیص و ورود امپدانس محدود کننده به مدار خواهیم بود.

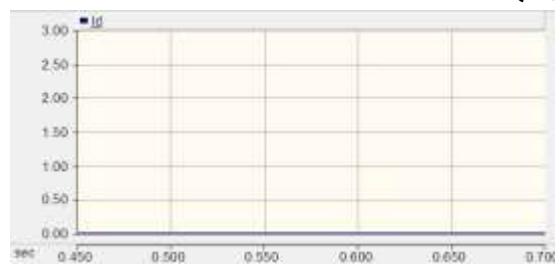
عملکرد SSFCL در مواجهه با ناپایداری های ناشی از تغییرات بار نیز پایدار و قابل اعتماد خواهد بود.



شکل ۹- ولتاژ باس در عملکرد نرمال شبکه با حضور SSFCL پیشنهاد شده

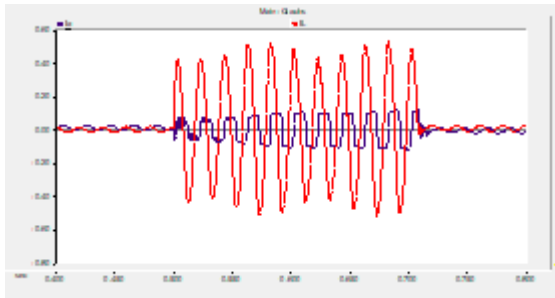


شکل ۱۰- ولتاژ خط در عملکرد نرمال شبکه با حضور SSFCL پیشنهاد شده



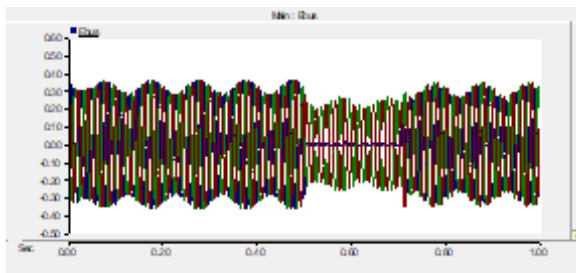
شکل ۱۱- جریان عبوری از راکتور (بای پس شده) و پایش جریان پل توسط واحد کنترلی در عملکرد نرمال شبکه ($i_{BR} < i_{th}$)

در ادامه نتایج شبیه سازی سناریوهای مورد بررسی در این بخش ارائه می گردد. در این وضعیت مطابق بلوک دیاگرام شکل ۵، به جهت حفاظت از آسیب به تجهیزات عایقی ترانسفورماتور، طراحی محدود کننده پیشنهاد شده قبل از ترانسفورماتور قرار گرفته است. با وقوع خطا در ۰/۵ ثانیه و پایش جریان توسط واحد کنترل، عملکرد محدود کننده را در مد کاری به شرح زیر ارائه می گردد.

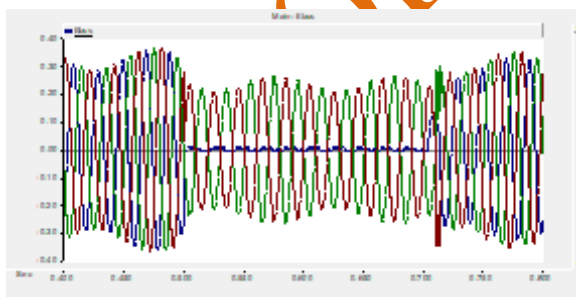


شکل ۱۶- جریان خطای رخ داده در مدت زمان 0.2 ثانیه و بازیابی سریع آن در شبکه برق پالایشگاه با حضور SSFCL پیشنهاد شده (سناریو دوم)

مطابق تصویر فوق، مشاهده می شود که جریان خط در حالت خطا به بیشترین مقدار خود یعنی 0.11 پریونیت رسیده اما محدود کننده پیشنهادی با ورود به موقع و دمپ کردن جریان، توانسته نقش خود را به خوبی در این زمینه ایفا کند. ولتاژ باس نیز مطابق باس و عملکرد به موقع محدود کننده طراحی شده در شکل ۱۷ ارائه شده است.

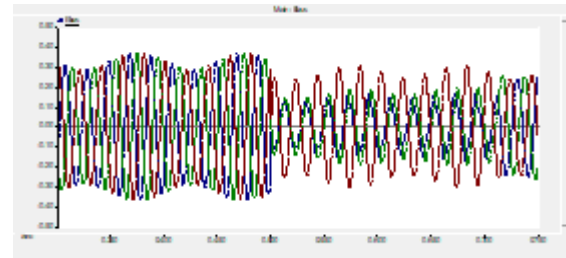


(الف)

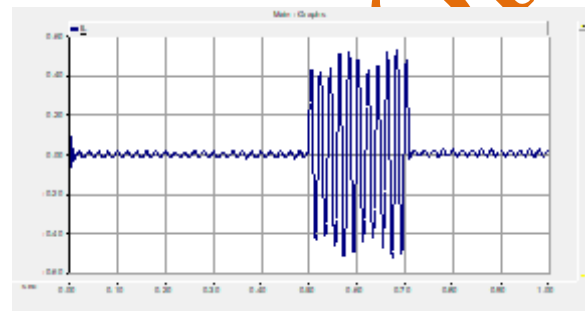


(ب)

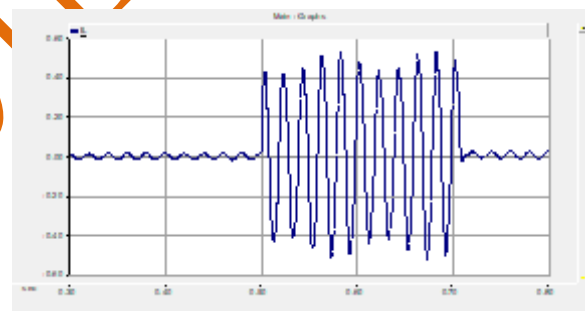
شکل ۱۷- ولتاژ باس در وضعیت عملکرد خطا: در مدت زمان 0.2 ثانیه بازیابی سریع آن در شبکه برق پالایشگاه با حضور SSFCL پیشنهاد شده (سناریو دوم): (الف) نمودار فشرده (ب) نمای بزرگنمایی شده



شکل ۱۴- جریان عبوری از راکتور محدود کننده و خاموش شدن IGBT در وضعیت وقوع خطای سه فاز به زمین در شبکه برق پالایشگاه با حضور SSFCL پیشنهاد شده (سناریو اول)



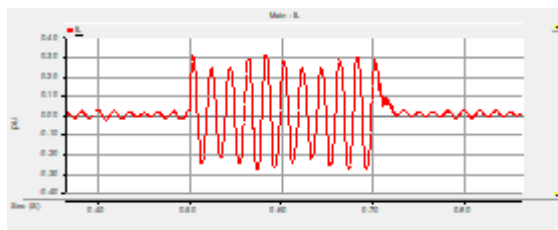
(الف)



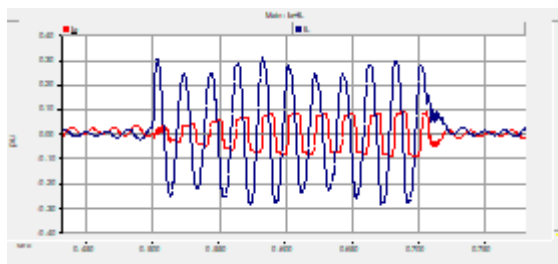
(ب)

شکل ۱۵- جریان خطای رخ داده در مدت زمان 0.2 ثانیه در شبکه برق پالایشگاه (سناریو اول): (الف) نمای کلی (ب) نمای بزرگنمایی شده حالت گذرا

همانطور که در شکل ۱۵ نیز مشاهده می شود جریان خطا در طول مدت زمان 0.2 ثانیه رفع و بیشترین پیک جریان به مقدار 0.527 پریونیت می باشد. که تاکنون نتایج شبیه سازی محدود کننده بهینه شده، قابل قبول و مثبت است. در سناریو دوم، محدود کننده پس از ترانسفورماتور $1/6$ مگا ولت آمپری در سیستم توزیع شبکه برق پالایشگاه لحاظ شده است که مدت زمان دمپ جریان و کنترل افت ولتاژ مطابق خروجی های نرم افزار به صورت زیر می باشند.

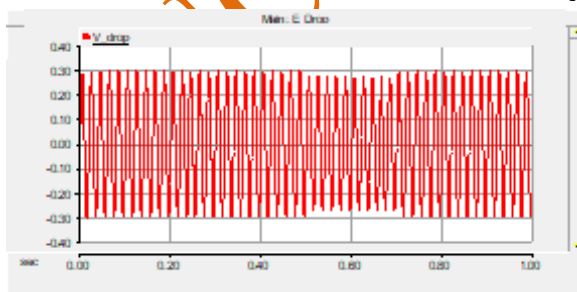


شکل ۲۱- جریان خطای خط با حضور دو محدود کننده در حالت گذرا (سناریو سوم)



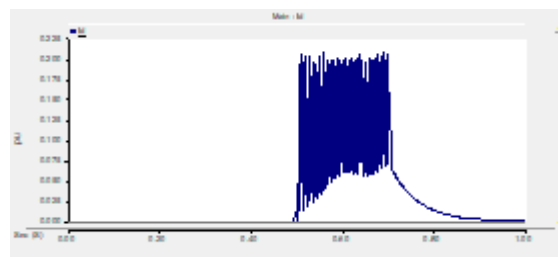
شکل ۲۲- جریان خطای رخ داده با حضور دو محدود کننده پیشنهاد شده در این مقاله و عملکرد آنها در کنترل جریان خطا (سناریو سوم): بزرگنمایی دوره وقوع خطا

در سناریوی آخر، فرض بر جانمایی محدود کننده پیشنهادی در این مقاله به باس ۷ شبکه با حضور ترانسفورماتور ۲ مگا ولت آمپری و منبع تولید پراکنده ۱/۸ مگا ولت آمپر می باشد که محدود کننده پیشنهاد شده در این مقاله توانسته با عملکرد قابل قبول در مدت زمان معین وارد مدار شده و جریان اتصال کوتاه راه محدود نماید. همانند سناریوهای مذکور نتایج مشابهی در خصوص کنترل جریان خطا در شبکه حاصل گردید که به دلیل پرهیز از تکرار نتایج، صرفاً شکل ۲۳ در خصوص نقش محدود کننده پیشنهادی در این مقاله بر بهبود پروفایل سیستم قدرت، ارائه شده است.



(الف)

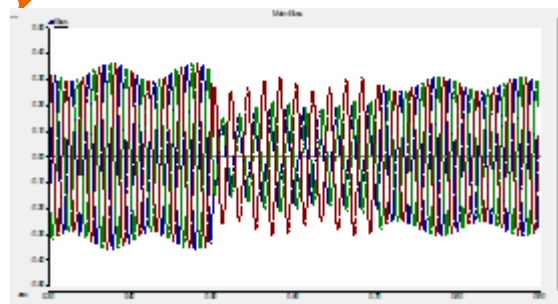
بیشترین مقدار افت ولتاژ در حین وقوع خطا به میزان ۰/۱ پریونیت در زمان ۰/۵۲۴ ثانیه رخ داده است.



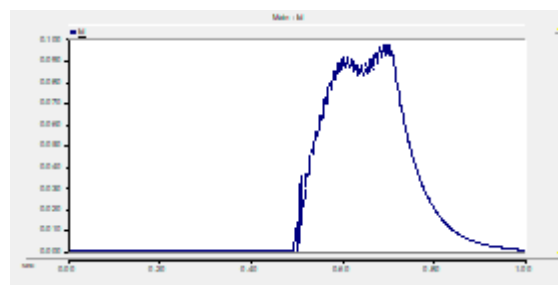
شکل ۱۸- جریان راکتور در وضعیت شارژ حالت گذرا (سناریو دوم)

با شروع وضعیت خطا در ثانیه ۰/۵ محدود کننده با خاموش شدن سوئیچ IGBT، راکتور وارد مدار شده تا ضمن شارژ شدن و وارد نمودن امپدانس، سبب دمپ جریان نیز گردد. پیک جریان در این حالت ۲۱/۰ پریونیت می باشد که نسبت به سناریوی اول، نتیجه مطلوبی نمی باشد.

در سناریو سوم که با جانمایی ۲ محدود کننده در دو باس ۱ و ۳ سیستم توزیع شبکه برق پالایشگاه گاز، نتایج خروجی شبیه سازی این نوع ساختار را در حین وقوع خطا، ارزیابی شده است:



شکل ۱۹- ولتاژ باس در وضعیت خطا با حضور دو SSFCL پیشنهاد شده (سناریو سوم)



شکل ۲۰- جریان عبوری از راکتور SSFCL پیشنهاد شده و عملکرد آن در کنترل جریان خطا (سناریو سوم)

می‌شود، بلکه از آسیب‌های احتمالی به تجهیزات نیز جلوگیری می‌کند. از مزایای اصلی این طراحی، بهبود کیفیت توان، کاهش اعوجاج هارمونیکی و بهینه‌سازی پروفایل ولتاژ در شبکه پالایشگاه است. همچنین، نتایج ارزیابی سناریوهای مختلف جانمایی نشان می‌دهد که انتخاب محل بهینه برای نصب محدودکننده تأثیر مستقیمی بر کارایی سیستم دارد. ساختار SSFCL پیشنهادی با تکیه بر اجزای صنعتی موجود و کنترل ساده، هزینه پیاده‌سازی نسبتاً پایینی دارد. در مقابل، کاهش چشمگیر جریان خطا و تسریع در بازگشت به شرایط نرمال شبکه، از آسیب به تجهیزات کلیدی و توقف فرآیندهای صنعتی جلوگیری می‌کند. در صنایع حساس مانند پالایشگاه گاز، این ویژگی‌ها می‌توانند منجر به کاهش چشمگیر هزینه‌های تعمیر، نگهداری و خاموشی عملیاتی شوند، که از نظر اقتصادی این فناوری را به‌طور کامل توجیه‌پذیر می‌سازد. بررسی هماهنگی حفاظتی SSFCL با دیگر تجهیزات شبکه، و همچنین تحلیل دقیق‌تر پایداری سیستم و کیفیت توان در حضور ساختار پیشنهادی و بررسی روش‌های ترکیبی با استفاده از ابررساناها و تکنیک‌های بهینه‌سازی هوشمند برای بهبود عملکرد SSFCL می‌تواند در مطالعات آینده دنبال شود.

تعارض منافع

نویسنده اعلام می‌کند که در مورد انتشار این مقاله تعارض منافع وجود ندارد.

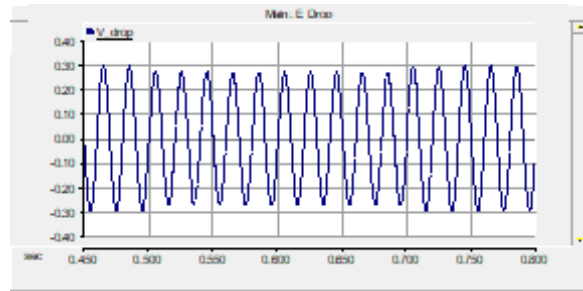
تأییدیه اخلاقی

نویسندگان متعهد می‌شوند که مطالب این مقاله را در هیچ مجله دیگری به چاپ نرسانده‌اند.

مشارکت‌های نویسندگان

سعید دانیالی: ایده‌پردازی و طراحی تحقیق، توسعه مدل محدودکننده جریان خطا، پیاده‌سازی الگوریتم کنترلی، نظارت بر شبیه‌سازی‌ها و تحلیل نتایج.

اسامه بزرگ‌زاده: اجرای شبیه‌سازی‌ها در نرم‌افزار PSCAD/EMTDC، تحلیل عملکرد محدودکننده در سناریوهای مختلف، نگارش بخش‌های روش‌شناسی و شبیه‌سازی مقاله.



(ب)

شکل ۲۳- افت ولتاژ و نقش SSFCL در بهبود پروفایل ولتاژ (سناریو چهارم): الف) نمودار کلی ب) بزرگنمایی دوره وقوع خطا

در سناریو اول، SSFCL توانست جریان پیک خطا را در زمان کوتاه حدود ۸.۵ میلی‌ثانیه از مقدار اولیه حدود ۷.۵ pu به ۲.۳ pu کاهش دهد. این عملکرد باعث شد افت ولتاژ باس شماره ۱ به سرعت کنترل شده و از ۰.۵۲ pu به مقدار پایدار حدود ۰.۰۹ pu بازگردد. در سناریو دوم که SSFCL پس از ترانسفورماتور نصب شده بود، کاهش جریان پیک از ۶.۹ pu به ۲.۱ pu در بازه زمانی کمتر از ۹ میلی‌ثانیه مشاهده شد. ولتاژ باس در این حالت نیز از افت اولیه ۰.۴۸ pu به مقدار حدود ۰.۱۱ pu بازیابی شد. در سناریوی سوم با دو نقطه جانمایی، عملکرد محدودکننده موجب کاهش جریان خطا از ۷.۲ pu به حدود ۲.۴ pu شد و زمان پاسخ سیستم حدود ۹ میلی‌ثانیه بود. ولتاژ باس‌ها پس از افت اولیه در حدود ۰.۵۱ pu، به مقادیر نرمال نزدیک ۰.۱۳ pu بازگشتند. در سناریو چهارم که اتصال به منبع DG در نظر گرفته شده بود، جریان پیک از ۶.۷ pu به ۲.۰ pu کاهش یافت و زمان عملکرد SSFCL حدود ۸ میلی‌ثانیه ثبت شد. همچنین افت ولتاژ ناشی از خطا که به حدود ۰.۵۰ pu رسیده بود، به مقدار پایدار ۰.۱۰ pu اصلاح گردید.

۴- نتیجه‌گیری

این مقاله به طراحی و بهینه‌سازی محدودکننده جریان خطای حالت جامد (SSFCL) برای شبکه برق پالایشگاه گاز استان ایلام پرداخته است. نتایج شبیه‌سازی نشان می‌دهد که ساختار پیشنهادی SSFCL با استفاده از پل دیودی و کلید IGBT به‌عنوان بای‌پس‌کننده، قادر به کاهش جریان خطا در مدت‌زمان کمتر از نیم سیکل است. این کاهش جریان نه تنها باعث حفظ پایداری شبکه

امیررضا عزیزی: بررسی مطالعات پیشین، مشارکت در تدوین مبانی نظری تحقیق، بهینه‌سازی طراحی محدودکننده، و ویرایش نهایی مقاله.
محمد امین شیرخانی: مشارکت در تدوین مبانی نظری تحقیق و ویرایش نهایی مقاله.

منابع مالی

این پژوهش از حمایت مالی مستقیم هیچ نهاد یا سازمانی برخوردار نبوده است.

مراجع

- [1] R. Wang, M. Liao, X. Duan, D. Xie, Z. Feng, and X. Han, "Development and parameters optimization of a self-driving fault current limiter," *Electric Power Syst. Res.*, vol. 218, no. 109187, p. 109187, 2023.
- [2] G. Gonçalves Sotelo *et al.*, "A review of superconducting fault current limiters compared with other proven technologies," *Superconductivity*, vol. 3, no. 100018, p. 100018, 2022.
- [3] A. A. A. El-Ela, R. A. El-Sehiemy, A. M. Shaheen, and A. R. Ellien, "Review on active distribution networks with fault current limiters and renewable energy resources," *Energies*, vol. 15, no. 20, p. 7648, 2022.
- [4] A. Heidary, H. Radmanesh, K. Rouzbehi, A. Mehrizi-Sani, and G. B. Gharehpetian, "Inductive fault current limiters: A review," *Electric Power Syst. Res.*, vol. 187, no. 106499, p. 106499, 2020.
- [5] A. Heidary, H. Radmanesh, S. H. Naghibi, S. Samandarpour, K. Rouzbehi, and N. Shariati, "Distribution system protection by coordinated fault current limiters," *IET Energy Systems Integration*, vol. 2, no. 1, pp. 59–65, 2020.
- [6] "Review on Active Distribution Networks with Fault Current Limiters and Renewable Energy Resources AAA El-Ela, RA El-Sehiemy, AM Shaheen, AR Ellien," *Review on Active Distribution Networks with Fault Current Limiters and Renewable Energy Resources AAA El-Ela*, 2022.
- [7] A. Safaei, M. Zolfaghari, M. Gilvanejad, and G. B. Gharehpetian, "A survey on fault current limiters: Development and technical aspects," *Int. J. Electr. Power Energy Syst.*, vol. 118, no. 105729, p. 105729, 2020.
- [8] W. S. Majeed, A. I. Nasser, and L. T. Bahrani, "A Comprehensive Review for Application of Fault Current Limiters in Power Systems," *Al-Iraqia Journal for Scientific Engineering Research*, vol. 2, no. 2, 2023.
- [9] A. Bitencourt *et al.*, "Analysis and experimental tests of a solid-State Fault Current Limiter," Research Square, 2023.
- [10] S. R. Kadam and A. M. Mulla, "Review of analysis and allocation of hybrid type superconducting fault current limiter (SFCL) in power system with distributed generation (DG)," in *AIP Conference Proceedings*, vol. 2839, AIP Publishing, 2023.
- [11] A. Zaboli, "Comparison of different configurations of saturated core fault current limiters in a power grid by numerical method," *arXiv [eess.SY]*, 2022.
- [12] S. Khormali *et al.*, "Transient Stability Improvement of a Hybrid Power System: A Novel Configuration of Compensating Type Custom Power Devices and Fault Current Limiters," *Journal of Applied Dynamic Systems and Control*, vol. 6, no. 1, pp. 37–49, 2023.
- [13] R. Huo *et al.*, "Transient high frequency voltage protection method for ring DC microgrid with current limiting reactor," in *12th International Conference on Renewable Power Generation (RPG 2023)*, 2023.
- [14] K. H. Hartung and V. Schmidt, "Limitation of short circuit current by an IS-limiter," in *2009 10th international conference on electrical power quality and utilisation*, IEEE, 2009, pp. 1–4.
- [15] R.F. Silva a, G.R.F.Q. Mafra b, G.G. Sotelo a, M.Z. Fortes a, F. Trillaud c, D. Guillen, "Impact of superconducting fault current limiters on Delayed Current Zeros in industrial power systems," *arXiv [cs.IR]*, vol. 145, no. 108594, Feb. 2023.
- [16] V. L. Ginzburg and L. D. Landau, "On the theory of superconductivity," in *On Superconductivity and Superfluidity*, Berlin, Heidelberg: Springer Berlin Heidelberg, 2008, pp. 113–137.
- [17] M. R. Barzegar-Bafrooei, J. Dehghani-Ashkezari, A. A. Foroud, and H. H. Alhelou, *Fault Current Limiters Concepts and*. SpringerBriefs in Applied Sciences and Technology. 2022
- [18] D. Ito, K. Tsurunaga, E.S. Yoneda, Y. Sugiyama, T. Hara, K. Okaniwa, H. Hoshino, T. Yamamoto, "Superconducting fault current limiter development," *IEEE Transactions on Magnetics*, vol. 27, no. 2, pp. 2345–2348, Mar. 1991.

- [19] M. Alam, M. Abido, and I. El-Amin, "Fault current limiters in power systems: A comprehensive review," *Energies*, vol. 11, no. 5, p. 1025, 2018.
- [20] S. Naderi, P. Davari, D. Zhou, M. Negnevitsky, and F. Blaabjerg, "A review on fault current limiting devices to enhance the fault ride-through capability of the doubly-fed induction generator based wind turbine," *Appl. Sci. (Basel)*, vol. 8, no. 11, p. 2059, 2018.
- [21] D. Guillen, C. Salas, F. Trillaud, L. M. Castro, A. T. Queiroz, and G. G. Sotelo, "Impact of resistive superconducting fault current limiter and distributed generation on fault location in distribution networks," *Electric Power Syst. Res.*, vol. 186, no. 106419, p. 106419, 2020.
- [22] H. Alafnan *et al.*, "Effect of Shunt Resistor Value on the Performance of Resistive Superconducting Fault Current Limiters," *Applied Sciences*, vol. 13, no. 20, 2023.
- [23] B.-I. Jung, H.-W. Choi, and H.-S. Choi, "Reduction of the power burden of a transformer-type SFCL using a vacuum interrupter," *IEEE Trans. Appl. Supercond.*, vol. 25, no. 3, pp. 1–4, 2015.
- [24] P. Tixador, *Superconducting fault current limiter: innovation for the electric grids*, vol. 3. World Scientific, 2018.

[۲۵] مطالعه شبکه برق پالایشگاه گاز ایلام، شرکت مهندسين مشاور نیرو (۱۳۸۹) (in Persian)

UNCORRECTED PROOF